

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-049361
 (43)Date of publication of application : 15.02.2002

(51)Int.CI.	G09G 3/36
	G02F 1/133
	G09G 3/20

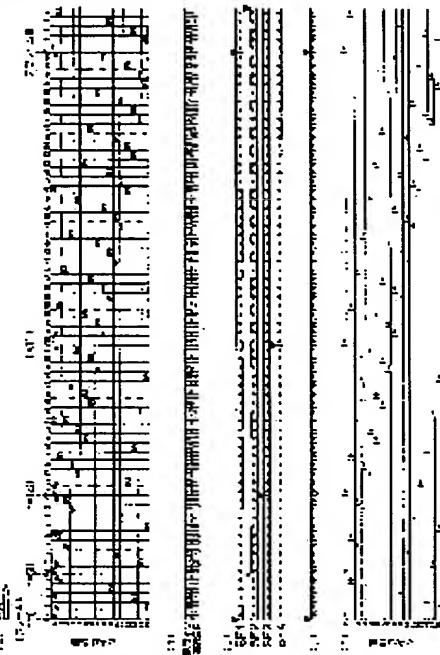
(21)Application number : 2000-237077	(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
(22)Date of filing : 04.08.2000	(72)Inventor : YAMAKURA MAKOTO FURUBAYASHI YOSHINORI

(54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To solve such problem of picture quality that, in a display device to be used for small-sized battery-drive portable equipment, especially in an active matrix system liquid crystal display, when multilevel display is performed by the combination of binary or multi-valued write voltages in timewise weighted sub-frames, a flicker or the like is generated.

SOLUTION: In this display device, flicker is reduced by shifting polarity inverting times for every sub-frame in one frame period, by combining polarity inversion and line inversion in one frame or by making polarities of sub-frames different in one frame.



LEGAL STATUS

[Date of request for examination] 14.03.2002
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-49361

(P2002-49361A)

(43)公開日 平成14年2月15日 (2002.2.15)

(51)Int.Cl.⁷
G 0 9 G 3/36
G 0 2 F 1/133
G 0 9 G 3/20
6 2 1
6 4 1

識別記号

F I
G 0 9 G 3/36
G 0 2 F 1/133
G 0 9 G 3/20
6 2 1 B
6 4 1 E

テマコード(参考)

2 H 0 9 3

5 5 0 5 C 0 0 6

6 1 1 E 5 C 0 8 0

6 2 1 B

6 4 1 E

審査請求 未請求 請求項の数20 OL (全 15 頁) 最終頁に統ぐ

(21)出願番号 特願2000-237077(P2000-237077)

(22)出願日 平成12年8月4日 (2000.8.4)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 山倉 誠

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 古林 好則

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

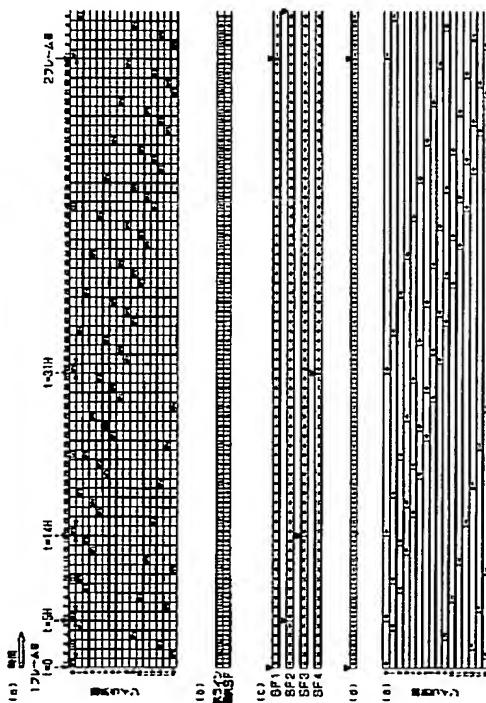
最終頁に統ぐ

(54)【発明の名称】 アクティブマトリクス液晶表示装置及びその駆動方法

(57)【要約】

【課題】 小型の電池駆動の携帯機器に用いられる表示装置、特にアクティブマトリクス方式の液晶表示装置において、時間的に重み付けされたサブフレームにおける2値あるいは多値の書き込み電圧の組み合わせにより多階調表示を行うと、フリッカが発生するなどの画質課題が生じていた。

【解決手段】 フレーム期間内でサブフレームごとに極性反転時刻をずらし、ライン反転と組み合わせたり、1フレーム内でサブフレームの極性を異ならさせてフリッカを低減する。



【特許請求の範囲】

【請求項 1】第1の基板上に設けられた複数の信号線と、前記信号線と直交する複数の走査線と、前記信号線と前記走査線の交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と、前記第1の基板と液晶層を介して対峙する対向電極を持つ第2の基板とからなり、

前記走査線の各々を1フレーム期間に1回ずつ順次走査するのでなく複数回選択走査し、前記信号線の各々に対し表示階調数より少ない複数の固定電圧のうちの1値を選択して出力することにより、各走査線に属するすべての画素が時間的に重み付けされた複数のサブフレーム期間における固定電圧の組み合わせにより多階調表示を行うアクティブマトリクス液晶表示装置の駆動方法であって、

フレーム期間ごとに行う液晶印加電圧の極性反転に関し、前記サブフレーム期間の各々について極性反転を独立に行い、それらの極性反転時刻を各々のサブフレームの時間の重み付けに応じて1フレーム期間内で異ならせることにより、すべての走査線に属する画素のサブフレームの極性状態を同一にすることを特徴とするアクティブマトリクス液晶表示装置の駆動方法。

【請求項 2】前記サブフレーム極性状態を、ある一定数の走査線ごと（好ましくは1走査線おきに）に反転させることを特徴とする請求項1記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 3】前記極性反転を、対向電極の反転駆動で行うことを特徴とする請求項1記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 4】前記極性反転を、画素の蓄積容量の容量結合駆動で行うことを特徴とする請求項1記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 5】第1の基板上に設けられた複数の信号線と、前記信号線と直交する複数の走査線と、前記信号線と前記走査線の交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と、前記第1の基板と液晶層を介して対峙する対向電極を持つ第2の基板とからなり、

前記走査線の各々を1フレーム期間に1回ずつ順次走査するのでなく複数回選択走査し、前記信号線の各々に対し表示階調数より少ない複数の固定電圧のうちの1値を選択して出力することにより、各走査線に属するすべての画素が時間的に重み付けされた複数のサブフレーム期間における固定電圧の組み合わせにより多階調表示を行うアクティブマトリクス液晶表示装置の駆動方法であって、

フレーム期間ごとに行う液晶印加電圧の極性反転に関し、前記サブフレーム期間の各々の反転極性の組み合せを任意に設定することを特徴とするアクティブマトリクス液晶表示装置の駆動方法。

【請求項 6】前記サブフレーム期間の反転極性を同一にする組み合わせ、例えば、構成されるサブフレーム期間をSF1, SF2, SF3, SF4, SF5としてこの順序で選択されるとき、フレーム期間ごとに(SF1, SF2, SF3, SF4, SF5) = (+, +, +, +, +)あるいは(-, -, -, -, -)の組み合わせで極性反転が行われることを特徴とする請求項5記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 7】前記サブフレーム期間の反転極性を異なる組み合わせ、例えば、構成されるサブフレーム期間をSF1, SF2, SF3, SF4, SF5としてこの順序で選択されるとき、フレーム期間ごとに(SF1, SF2, SF3, SF4, SF5) = (+, -, +, -, +)あるいは(-, +, -, +, -)の組み合わせで極性反転が行われることを特徴とする請求項5記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 8】前記サブフレーム極性状態を、ある一定数の走査線ごと（好ましくは1走査線おきに）に反転させることを特徴とする請求項5記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 9】前記極性反転を、対向電極の反転駆動で行うことを特徴とする請求項5記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 10】前記極性反転を、画素の蓄積容量の容量結合駆動で行うことを特徴とする請求項5記載のアクティブマトリクス液晶表示装置の駆動方法。

【請求項 11】第1の基板上に設けられた複数の信号線と、これを駆動する信号線駆動回路と、前記信号線と直交する複数の走査線と、これを駆動する走査線駆動回路と、前記信号線と前記走査線の交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と、前記第1の基板と液晶層を介して対峙する対向電極を持つ第2の基板とからなり、

前記走査線駆動回路は前記走査線の各々を1フレーム期間に1回ずつ順次走査するのでなく複数回選択走査し、前記信号線駆動回路は前記信号線の各々に対し表示階調数より少ない複数の固定電圧のうちの1値を選択して出力することにより、各走査線に属するすべての画素が時間的に重み付けされた複数のサブフレーム期間における固定電圧の組み合わせにより多階調表示を行うアクティブマトリクス液晶表示装置であって、

フレーム期間ごとに行う液晶印加電圧の極性反転に関し、前記サブフレーム期間の各々について極性反転を独立に行い、それらの極性反転時刻を各々のサブフレームの時間の重み付けに応じて1フレーム期間内で異ならせることにより、すべての走査線に属する画素のサブフレームの極性状態を同一にすることを特徴とするアクティブマトリクス液晶表示装置。

【請求項 12】前記サブフレーム極性状態を、ある一定数の走査線ごと（好ましくは1走査線おきに）に反転さ

せることを特徴とする請求項 1 1 記載のアクティブマトリクス液晶表示装置。

【請求項 1 3】前記極性反転を、対向電極の反転駆動で行うことを特徴とする請求項 1 1 記載のアクティブマトリクス液晶表示装置。

【請求項 1 4】前記極性反転を、画素の蓄積容量の容量結合駆動で行うことを特徴とする請求項 1 1 記載のアクティブマトリクス液晶表示装置。

【請求項 1 5】第 1 の基板上に設けられた複数の信号線と、これを駆動する信号線駆動回路と、前記信号線と直交する複数の走査線と、これを駆動する走査線駆動回路と、前記信号線と前記走査線の交点近傍に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と、前記第 1 の基板と液晶層を介して対峙する対向電極を持つ第 2 の基板とからなり、

前記走査線駆動回路は前記走査線の各々を 1 フレーム期間に 1 回ずつ順次走査するのでなく複数回選択走査し、前記信号線駆動回路は前記信号線の各々に対し表示階調数より少ない複数の固定電圧のうちの 1 値を選択して出力することにより、各走査線に属するすべての画素が時間的に重み付けされた複数のサブフレーム期間における固定電圧の組み合わせにより多階調表示を行うアクティブマトリクス液晶表示装置であって、

フレーム期間ごとに行う液晶印加電圧の極性反転に関し、前記サブフレーム期間の各々の反転極性の組み合わせを任意に設定することを特徴とするアクティブマトリクス液晶表示装置。

【請求項 1 6】前記サブフレーム期間の反転極性を同一にする組み合わせ、例えば、構成されるサブフレーム期間を SF 1, SF 2, SF 3, SF 4, SF 5 としてこの順序で選択されるとき、フレーム期間ごとに (SF 1, SF 2, SF 3, SF 4, SF 5) = (+, +, +, +, +) あるいは (-, -, -, -, -) の組み合わせで極性反転が行われることを特徴とする請求項 1 5 記載のアクティブマトリクス液晶表示装置。

【請求項 1 7】前記サブフレーム期間の反転極性を異なる組み合わせ、例えば、構成されるサブフレーム期間を SF 1, SF 2, SF 3, SF 4, SF 5 としてこの順序で選択されるとき、フレーム期間ごとに (SF 1, SF 2, SF 3, SF 4, SF 5) = (+, -, +, -, +) あるいは (-, +, -, +, -) の組み合わせで極性反転が行われることを特徴とする請求項 1 5 記載のアクティブマトリクス液晶表示装置。

【請求項 1 8】前記サブフレーム極性状態を、ある一定数の走査線ごと（好ましくは 1 走査線おきに）に反転させることを特徴とする請求項 1 5 記載のアクティブマトリクス液晶表示装置。

【請求項 1 9】前記極性反転を、対向電極の反転駆動で行うことを特徴とする請求項 1 5 記載のアクティブマトリクス液晶表示装置。

【請求項 2 0】前記極性反転を、画素の蓄積容量の容量結合駆動で行うことを特徴とする請求項 1 5 記載のアクティブマトリクス液晶表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】本発明はアクティブマトリクス方式の液晶表示装置の駆動方法に関し、時間的に重み付けされたサブフレーム期間における 2 値あるいは多値の画素書き込み電圧の組み合わせにより多階調表示を行うものである。

【0 0 0 2】

【従来の技術】電池駆動による小型の携帯機器に用いられる表示装置には、より少ない消費電力が要求されており、その要求を満たす表示装置の代表格に液晶表示装置がある。特にアクティブマトリクス方式の液晶表示装置、典型的には 3 端子の薄膜トランジスタ (TFT) をスイッチング素子とする液晶表示装置において階調表示を行う場合は、その信号線にアナログ値の波形を印加し、スイッチング素子を介してこの電位まで画素を充電する方式が一般的であった。これらの構成を図 1 に示し、図と共に説明する。101 はアクティブマトリクス方式の液晶パネルであり、信号線 S₁ ~ S_n と、これと直交する走査線 G₁ ~ G_m と、その交点近傍にあるスイッチング素子からなる。S_i はある信号線、G_j はある走査線、102 はそれらの交点近傍にあるスイッチング素子、この場合は一般的な 3 端子の薄膜トランジスタ (TFT) の例である。103 は液晶素子を示し、トランジスタ 102 と対峙する側に対向電極 V_{c o m} が形成される。104 は蓄積容量であり液晶素子 103 の容量成分を補佐し、画質の劣化を防止している。その逆側の電極は別途 V_{s t} として共通接続される場合が多い。これらのトランジスタ側の交点 105 が画素電極に相当する。動作を簡単に説明すると、走査線 G_j が 1 フレーム期間に一度高電位となり、トランジスタ 102 を導通させ、この時の信号線 S_i の電位まで画素電極 105、つまり液晶容量 103 と蓄積容量 104 を対向電極 V_{c o m} に対して充電する。その後走査線 G_j が低電位となってトランジスタ 102 が非導通となって、この充電された電位を 1 フレーム期間保つ。また、液晶は交流駆動するのが普通であるが、対向電極 V_{c o m} と蓄積容量の共通電極 V_{s t} を信号線 S_i に同期して反転したパルス状波形を加え、信号線 S_i の振幅を減少することも一般的に行われる。106 は信号側のシフトレジスタおよびラッチであり、外部から入力されるクロック信号 C_{K H} とスタート信号 S_{T H} により、映像信号を順次サンプリングしシリアル一パラレル変換する。図 1 ではデジタル映像信号の例を示し、複数ビットの映像信号が D/A 変換回路 107 によりアナログ信号に変えられ、オペアンプ 108 により電流増幅されて信号線 S₁ ~ S_n に加えられる。走査側は外部より加えられるクロック信号 C_{K V}

とスタート信号 S T V により順次上から下へ走査するソフトレジスタ 109 と出力バッファ 110 からなり、走査線 G1～Gm をパルス波形で駆動する。

【0003】図2に各部の波形図を示す。HDは水平同期信号を示し、その周期は水平走査期間Hであり、前述の STH と CKV の周期に等しい。これらの位相はパネル特性等により若干変えられる。入力信号はデジタル映像信号であり、CKH の周期でデータは変化する。FF1, FF2, FF3 は信号側シフトレジスタのサンプリングパルスを示す。例えば、4ビット、16階調の場合では、データを16進数で表現すると、FF1には”0”, FF2には”7”, FF3には”F”がサンプリングされラッチされている。ラッチパルスのタイミングでこれをD/A変換すると、対向電位 Vcom に対するパルス高さが変わり、これで階調を表現する。対向反転すれば液晶の交流駆動をする際に信号線の電圧振幅を約1/2にすることが可能で一般的に行われている。図3に表示ライン数が16の場合を例にとって走査線が選択される順序を示す。横軸は時間、縦軸は選択ラインである。時間軸の最小幅は水平走査期間Hである。図3のように、選択順序は 0 → 1 → 2 → … → 15 というように順次走査となっている。従って、16Hで1フレーム期間が完了し、次のフレームの書き込みが始まる。実際には、フレーム期間にはライン選択時間以外に垂直ブランкиング時間が設けられるが、図では省略している。なお、水平走査期間Hは図2のHD信号の周期に等しく、この時間内にアナログ信号が画素に書き込まれている。

【0004】以上の駆動方法では、D/A変換回路107の後段に負荷である信号線容量を充放電するための電流バッファとしてオペアンプ108が具備され、これが駆動回路の消費電力を増大させる要因であった。なぜなら、オペアンプは負荷を充放電していないときでも、スタティックな電流が絶えず流れているからである。本願では、以上の駆動方法を「アナログ駆動」と呼ぶものとする。

【0005】上述のアナログ駆動に対し、D/A変換回路やオペアンプなどのアナログ回路を用いず、時間的に重み付けされたサブフレーム期間における2値の画素書き込み電圧の組み合わせにより階調表示を行う駆動方法の基本原理について詳細に説明する。説明を容易にするため、画素書き込み電圧を2値の固定電圧とするが、3値以上の多値の固定電圧であってもよい。図4に構成を示す。図1と同機能の物は同一番号を付し、説明を省略する。401はデジタル映像信号に応じて2値の固定電圧 VH, VL のどちらかを選択するデコーダ、402はアナログスイッチである。これらは前述のD/A変換回路に比べて構成が非常に簡単で、スタティックな電流がほとんど流れないので消費電力が極めて小さい。また、403は走査線を選択するデコーダ回路であり、所定の

順序に基づいてアドレス信号 ADV により指定された走査線を選択する。

【0006】次に2値の固定電圧 VH, VL により階調を表示する原理について図5と共に説明する。全体画像を表示するフレーム期間を時間的に重み付けされた複数のサブフレーム期間に分け、それぞれのサブフレーム期間において画素電極に VH または VL を加えることで、時間的なパルス幅変調を行う。固定電圧が2値の場合、サブフレームの数は入力データのビット数と一致している。データの最上位ビット (MSB) ~ 最下位ビット (LSB) に対応して、サブフレーム SF4 ~ SF1 を割り当てている。図5では、4ビット、16階調の例を示し、重み付けされたサブフレーム SF1 ~ SF4 における固定電圧 VH, VL の組み合わせにより 16通りの階調表示を行っている。例えば、階調データが10進数で11、すなわち2進数で”1011”的とき、サブフレーム SF3 では”0”に対応する VL が選択され、サブフレーム SF1, SF2, SF4 では”1”に対応する VH が選択される。なお、液晶素子の電圧-透過率特性 (V-T特性) に合わせて、”0”に VH, ”1”に VL を対応させても良い。

【0007】各サブフレーム期間は書き込み時間と保持時間からなり、書き込み時間はどのサブフレームにおいても1水平走査期間で一定であり、保持時間はサブフレームごとに水平走査期間の2の累乗倍の定数倍に重み付けされている。すなわち、Hを1水平走査期間、Nを全サブフレーム数、Kを正の整数とするとき、i番目のサブフレーム期間は、(ただし、 $i = 1, 2, \dots, N$)

$$(1+2の(i-1)乗\times NK) \times H$$

と表される。上式の括弧内の第1項は書き込み時間を表し、第2項は保持時間を表している。保持時間にNKの項を含めたのは、後述するようにフレーム期間を短縮するための式の展開において役立つからである。図5のライン0の波形で、パルスの部分が書き込み時間、それ以外の部分が保持時間に相当する。1フレーム期間は、全サブフレーム期間の和であるので、

$$(N+NK(1+2+4+\dots+2の(N-1)乗)) \times H = NH(1+K(2のN乗-1))$$

と表される。

【0008】ここで、図6に示すように単純に走査線を上から下へ順次走査すると、上位ビットに対するサブフレーム期間の保持時間が増大し、フレーム期間が増大してリフレッシュ周波数が低下しフリッカと呼ばれるちらつきが生じる。順次走査する場合のフレーム周期は表示ライン数を L として、

$$L(1+2+4+\dots+2の(N-1)乗)\times H = (2のN乗-1)HL$$

である。そこで発明者らは、走査線を上から下へ順次走査するのではなく、図7に示すように所定の順序で選択す

ることにより、上位ビットにおけるサブフレーム期間の保持時間を利用して他のラインのサブフレームを書き込み、全体のフレーム期間を短縮する方法を提案した。短縮する方法は以下の手順で行う。

【0009】1フレーム期間には、全てのサブフレームを書き込むために1ラインに対しN回の書き込み時間が必要である。従って、表示ライン数がLであるとき、1フレーム期間に1水平走査期間の(N×L)倍の書き込み時間が必要である。すなわち、書き込み時間はNHLで表される。保持時間を利用して他のラインの書き込みを行うとき、最も効率的のは、

$$NH(1+K(2のN乗-1))=NHL$$

が成り立つときである。従って、表示ライン数を
 $L=1+K(2のN乗-1)$

となるように選べばよい。例えば、サブフレーム数がN=4のとき、表示ライン数はL=15K+1となる。Kは正の整数であり、K=1, 2, 3...とすると、L=16, 31, 46...となる。図7の例では、表示ラインがL=16、1フレーム期間がNHL=64Hとなっている。この方法を用いれば、順次走査するのに比べてフレーム期間がN/(2のN乗-1)倍に短縮できる。

【0010】次に走査線の選択順序に関して、図7と共に説明する。図7はサブフレーム数がN=4、表示ライン数がL=16(K=1)の場合であり、各サブフレーム期間は5H、9H、17H、33Hであり、1フレーム期間は64Hである。先頭0ライン目に注目すると、時刻t=0から水平走査期間1Hの間に、最下位ビットに対するサブフレームSF1を書き込んでいる。その後、保持時間が4Hあって、次に0ライン目のSF2を書き込む時刻はt=5Hとなる。このSF1の保持時間の間に、他のラインのサブフレームを書き込んでいる。以下詳しく述べると、t=1Hで15ライン目のSF2を、t=2Hで13ライン目のSF3を、t=3Hで9ライン目のSF4を、t=4Hで1ライン目のSF1を書き込んでいる。すなわち、書き込むサブフレームの順序がSF1→SF2→SF3→SF4→SF1...というように循環している。また、1つのサブフレーム、例えばSF4に注目すれば、選択順序は開始ラインを9として、9→10→11→...→15→0→1→...→8というように順次走査となっている。他のサブフレームについても、開始ラインが異なるだけで順次走査と言う点では同様である。各サブフレームの開始ラインは、0ライン目に対する各サブフレームの書き込み時刻が決まれば一義的に決まる。

【0011】以上が、フレーム期間が短縮するように走査線を所定の順序で複数回選択し、時間的に重み付けされたサブフレーム期間における2値の画素書き込み電圧の組み合わせにより多階調表示を行う駆動原理である。本願では、以上の駆動方法を「デジタル駆動」と呼ぶも

のとする。

【0012】

【発明が解決しようとする課題】デジタル駆動では時間的に重み付けされた複数のサブフレーム期間における固定電圧の組み合わせにより多階調表示を行うので、アナログ駆動に比べてラインの選択回数が増えてフレーム期間が大きくなる。例えば、表示ライン数がL=16で表示階調数すなわちサブフレーム数がN=4ビット(16階調)の画像を表示するとき、図3のアナログ駆動ではフレーム期間が16Hで済むが、図7では4倍の64H必要である。そのために、仮に水平走査期間を一定とすれば、フレーム周波数が1/4に低下してフリッカと呼ばれるちらつきが発生する。

【0013】一方、液晶素子の劣化を防止する方法として、図8(a)に示すように、フレーム期間ごとに液晶印加電圧の極性反転を行う交流駆動が行われる。しかしながら、フレーム反転を行うと、画素を構成するスイッチング素子、特に薄膜トランジスタ(TFT)のオフリーフにより「+」と「-」の液晶印加電圧が異なり、従って輝度が異なり、フリッカが生じる。このフリッカを低減するために、図8(b)に示すように、画素単位でのフレーム反転とともに1フレーム期間内でライン反転を行い、「+」と「-」の輝度差が人間の目に感知できなくなるほど極性反転周期を短くするのが一般的である。

【0014】図9にデジタル駆動におけるフレーム反転を示す。図9(c)のように、1フレーム目の64Hのフレーム期間は「+」で示される正の極性を書き込み、2フレーム目でフレーム反転して「-」で示される負の極性を書き込んでいる。図9(d)は各ラインの極性の時間変化を示している。理解を容易にするために負の極性の部分のみを塗りつぶしている。図のように、「+」と「-」の極性が8ライン目と9ライン目を境に非連続である。なぜなら、極性反転するサブフレームがラインごとに異なっており、1~8ライン目ではSF1で極性反転するが、9~12ライン目ではSF4で極性反転している。これをもとにライン反転を行ったのが図9(e)である。(d)から(e)の変化は、奇数ラインのみ「+」→「-」あるいは「-」→「+」とすればよい。図のように、ライン反転の極性がすべてのラインにわたって規則的でなく、フリッカとして人間の目に感じる。

【0015】

【課題を解決するための手段】本発明は、時間的に重み付けされた複数のサブフレーム期間における固定電圧の組み合わせにより多階調表示を行うアクティブマトリクス液晶表示装置の駆動方法において、フリッカに関する画質課題に対し、

フレーム期間ごとに行う液晶印加電圧の極性反転に関し、前記サブフレーム期間の各々について極性反転を独

立に行い、それらの極性反転時刻を各々の時間の重み付けに応じて1フレーム期間内で異ならせること、サブフレーム期間の各々の反転極性の組み合わせに自由度を持たせること、により上記課題を解決するものである。

【0016】

【発明の実施の形態】本発明の第1の実施例を図10に示す。なお、液晶表示装置の回路構成は従来例で説明した図4と同じである。図10(a)は表示ライン数がL=16、サブフレーム数がN=4、サブフレームの保持時間が1:2:4:8の比に時間的に重み付けされ、これらの組み合わせにより16階調を表示する場合のラインの選択順序を示している。図10(b)は、(a)より選択ラインと選択サブフレームの時間変化を書き出したものである。図10(c)は、各サブフレームに注目した場合の、それぞれのタイミングでの液晶印加電圧の極性を示したものである。本実施例では、図10(c)に示すように、フレームの極性反転をサブフレームSF1, SF2, SF3, SF4ごとに独立に行う。そして、SF1, SF2, SF3, SF4はそれぞれt=0, 5H, 14H, 31Hの時刻で極性を「-」→「+」と反転している。この例では、各サブフレームの極性反転時刻は0ライン目の各サブフレームの書き込み時刻に一致している。このように、本実施例では各サブフレームの反転時刻を、各々のサブフレームの時間の重み付けに応じて1フレーム内で異ならせている。サブフレームは、SF1→SF2→SF3→SF4→SF1・・・というように循環して書き込んでいくので、図10(c)から時刻に応じて書き込むサブフレームの極性を抜き出していくと図10(d)に示す通りになる。また、図10(e)は各ラインに書き込まれる極性の時間変化を示している。0ライン目は1フレーム目に各サブフレームの極性が(SF1, SF2, SF3, SF4)=(++++)で書き込まれている。以降、1ライン目、2ライン目・・・、15ライン目に対し、4Hの時間ずつずれて0ライン目と同じように各サブフレーム極性が(++++)で書き込まれている。次のフレームでは、すべてのラインに対し、サブフレームSF1を起点として各々のサブフレームの極性が反転し、(----)で書き込まれる。以上により、すべてのラインに対してサブフレームが同じ状態で時間的に順次シフトしていくので、すなわちすべての走査線に属する画素のサブフレームの極性状態(極性の時系列パターン)が同じなので、表示が安定となりフリッカが低減する。本実施例は、すべてのラインに対して全く同一のサブフレーム極性の組み合わせが順次シフトしていくフレーム反転を説明したが、図11に示すように、ライン反転と組み合わせることも可能である。すなわち、偶数ラインと奇数ラインで各サブフレームの極性を反転する。これにより、1ラインおきに(++++)→(----)→(++)→(----)というように変化しながら時間的に

順次シフトさせることができ、フリッカをより一層低減することが可能である。なお、ライン反転周期は複数ラインごとでも良い。第2の実施例を図12に示す。第1の実施例では、サブフレームの極性を(++++)→(----)としたが、本実施例では、フレーム反転することは第1の実施例と同じであるが、(+---)→(-+-+)というように1フレーム期間内でもサブフレームの極性を異ならせている点が特徴である。すなわち、図12(c)に示すように、サブフレームSF1, SF3はそれぞれt=0, 14Hの時刻で極性を「-」→「+」と反転し、サブフレームSF2, SF4はそれぞれt=5, 31Hの時刻で極性を「+」→「-」と反転している。結果として、図12(e)に示すように、0ライン目の(+---)という組み合わせが4Hの時間ずつずれて、時間的に順次シフトしている。本願では、これをサブフレーム反転と呼ぶものとする。サブフレーム反転を行うことにより、極性反転周期がフレーム期間より短くなりフリッカが低減する。なお、本実施例も第1の実施例と同様、ライン反転と組み合わせができる。

【0017】また、これらの極性反転は、信号線Siに直接反転信号を加えることによって実現してもよいが、対向電極Vcomに信号線Siに同期して反転したパルス状波形を加えることによって、あるいは、蓄積容量の共通電極Vstにレベルシフト信号を加えるいわゆる容量結合駆動を用いて反転させることによって、信号線Siの振幅を減少させることができ、低消費電力化に有効である。

【0018】

【発明の効果】本発明の第1の実施例によれば、すべてのラインに対してサブフレームにおける液晶印加電圧の極性が同じ状態で時間的に順次シフトしていくので、表示が安定となりフリッカが低減できるという効果がある。またライン反転を適用でき、より一層フリッカを低減できるという効果がある。極性反転には従来の対向反転駆動や容量結合駆動をそのまま適用できる。

【0019】本発明の第2の実施例によれば、サブフレーム反転を行うことにより、極性反転周期がフレーム期間より短くなりフリッカを低減できるという効果がある。またライン反転を適用でき、より一層フリッカを低減できるという効果がある。極性反転には従来の対向反転駆動や容量結合駆動をそのまま適用できる。

【図面の簡単な説明】

【図1】従来のアナログ駆動の構成図

【図2】従来のアナログ駆動の波形図

【図3】従来のアナログ駆動の走査線選択順序を示す図

【図4】デジタル駆動の構成図

【図5】従来のデジタル駆動の階調表示方法を示す図

【図6】従来のデジタル駆動の順次走査を示す図

【図7】従来のデジタル駆動の走査線選択順序を示す図

【図 8】従来の液晶交流駆動を示す図

【図 9】従来のデジタル駆動のフリッカに関する課題を説明するための図

【図 10】本発明の第 1 の実施例を示す図

【図 11】本発明の第 1 の実施例におけるライン反転を示す図

【図 12】本発明の第 2 の実施例を示す図

【符号の説明】

101 アクティブマトリクス方式の液晶パネル

102 スイッチング素子

103 液晶素子

104 善積容量

105 画素電極

106 シフトレジスタ及びラッチ

107 D/A変換回路

108 オペアンプ

109 走査側シフトレジスタ

110 出力バッファ

401 デコーダ

402 アナログスイッチ

403 走査線選択デコーダ

S1, S2, S3, Si, Sn 信号線

G1, G2, G3, Gj, Gm 走査線

CKH 信号側クロック信号

STH 信号側スタート信号

CKV 走査側クロック信号

STV 走査側クロック信号

ADV 走査側アドレス信号

Vcom 対向電極

Vst 善積容量の共通電極

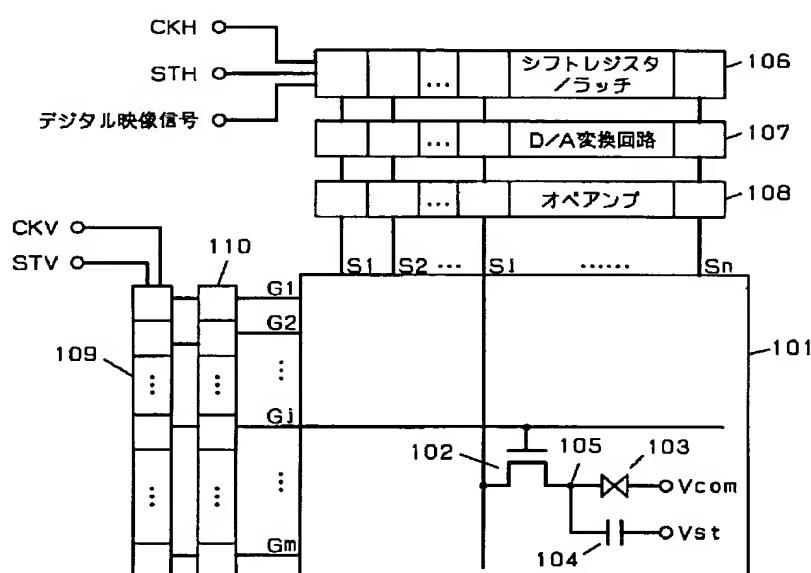
HD 水平同期信号

FF1, FF2, FF3 信号側シフトレジスタのサンプリングパルス

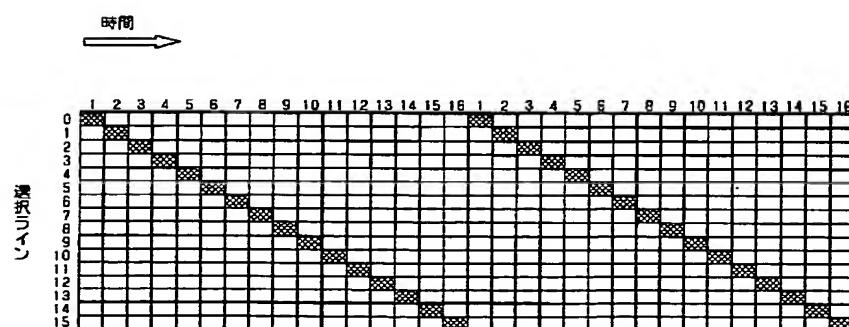
VH, VL 固定電圧

SF1, SF2, SF3, SF4 サブフレーム期間

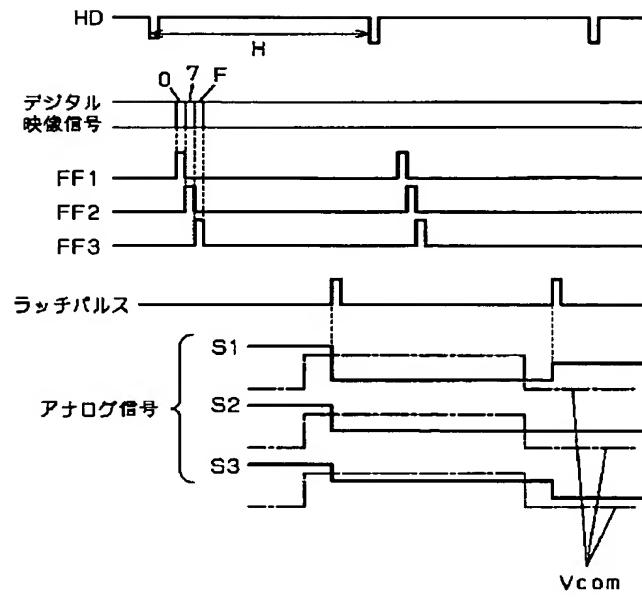
【図 1】



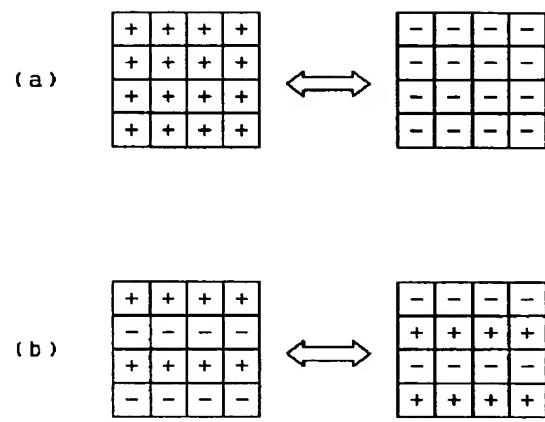
【図 3】



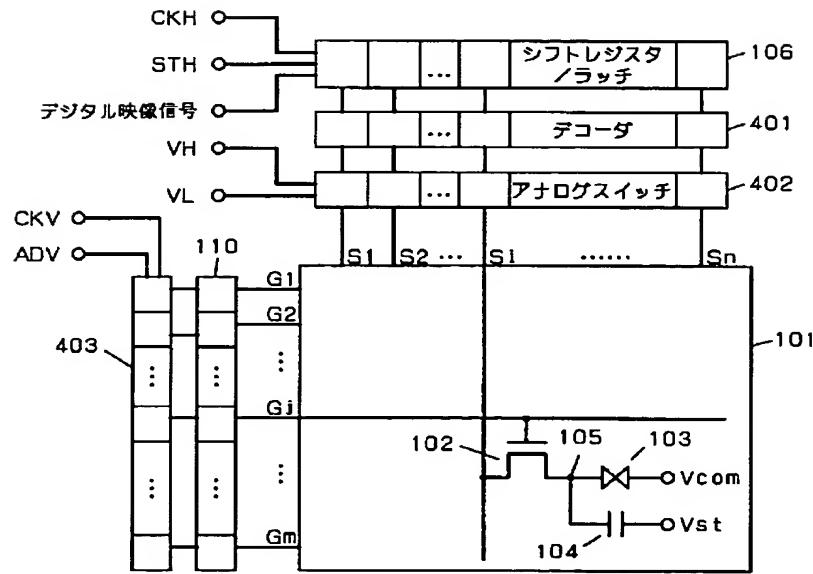
【図 2】



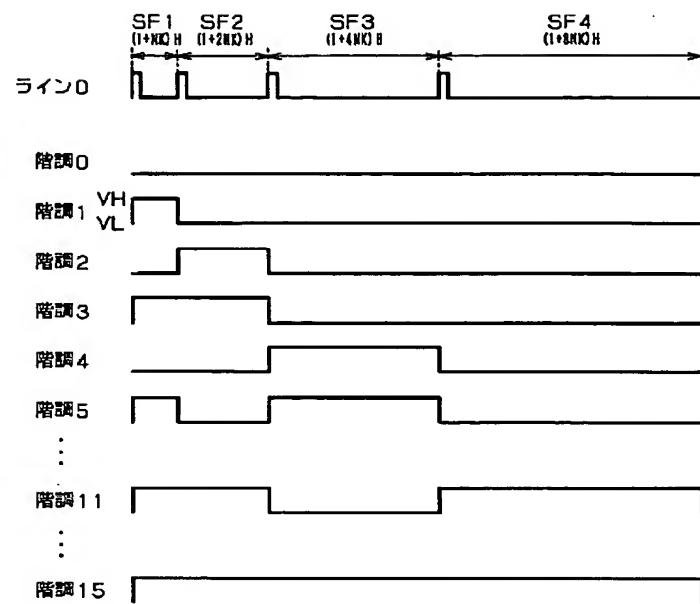
【図 8】



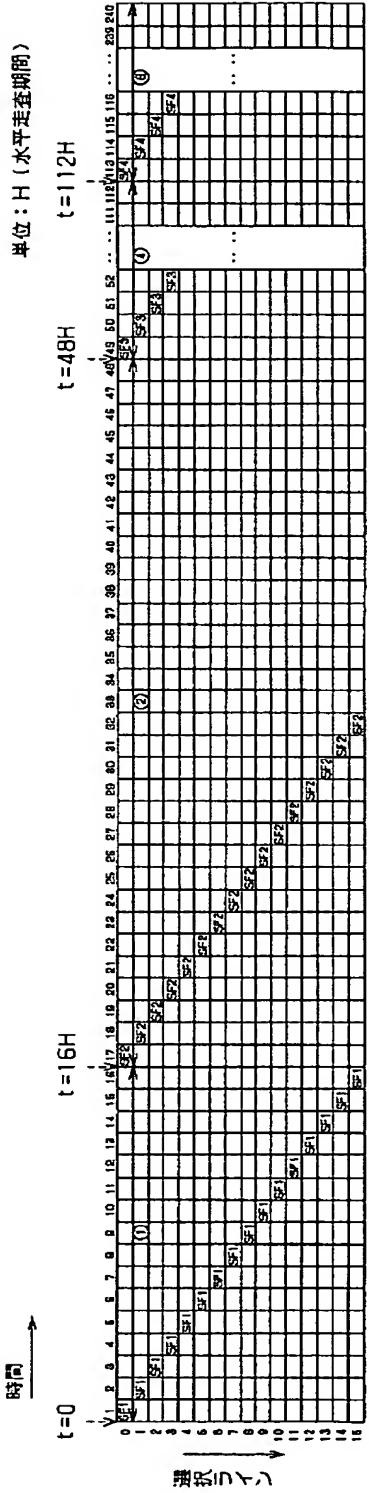
【図 4】



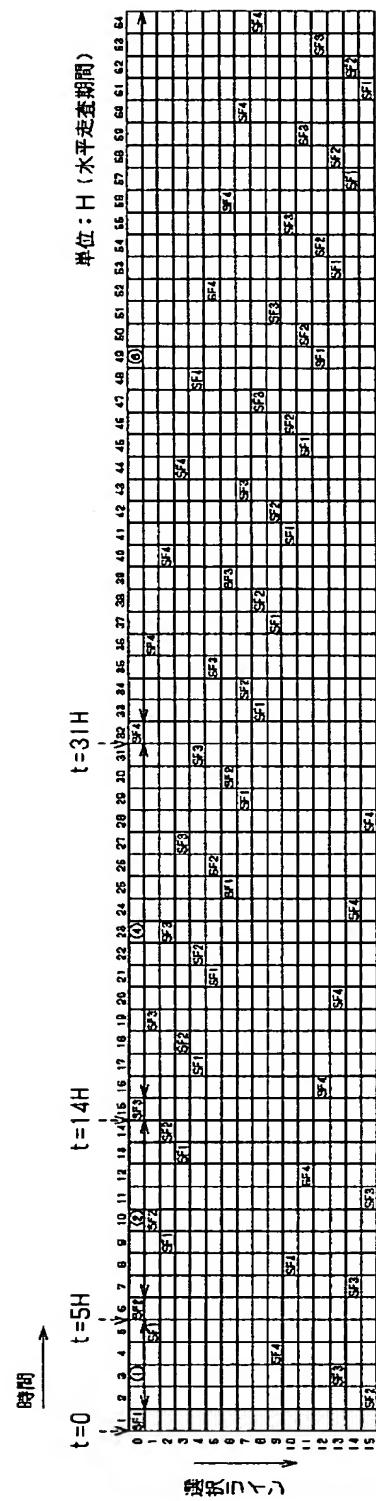
【図 5】



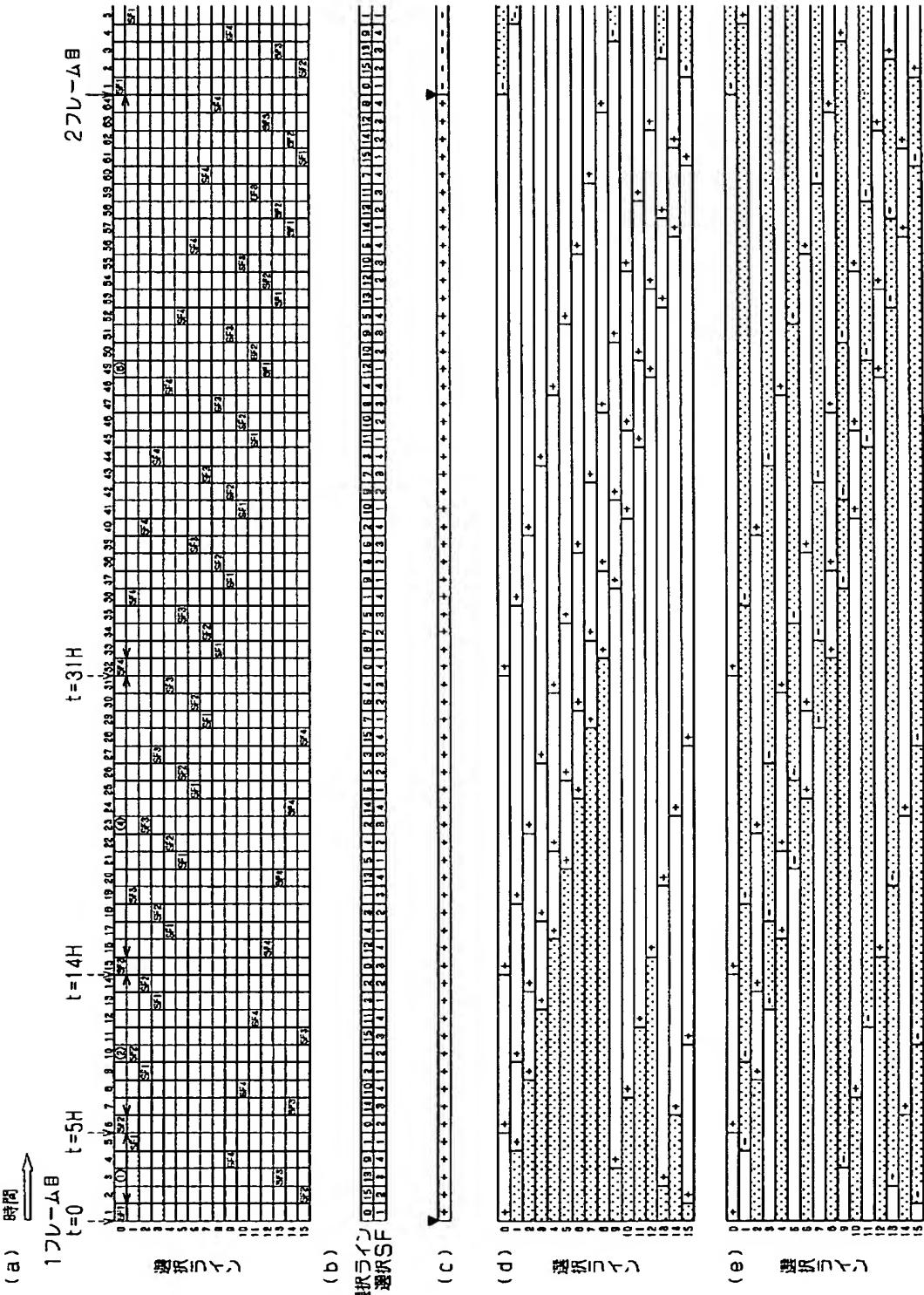
【图6】



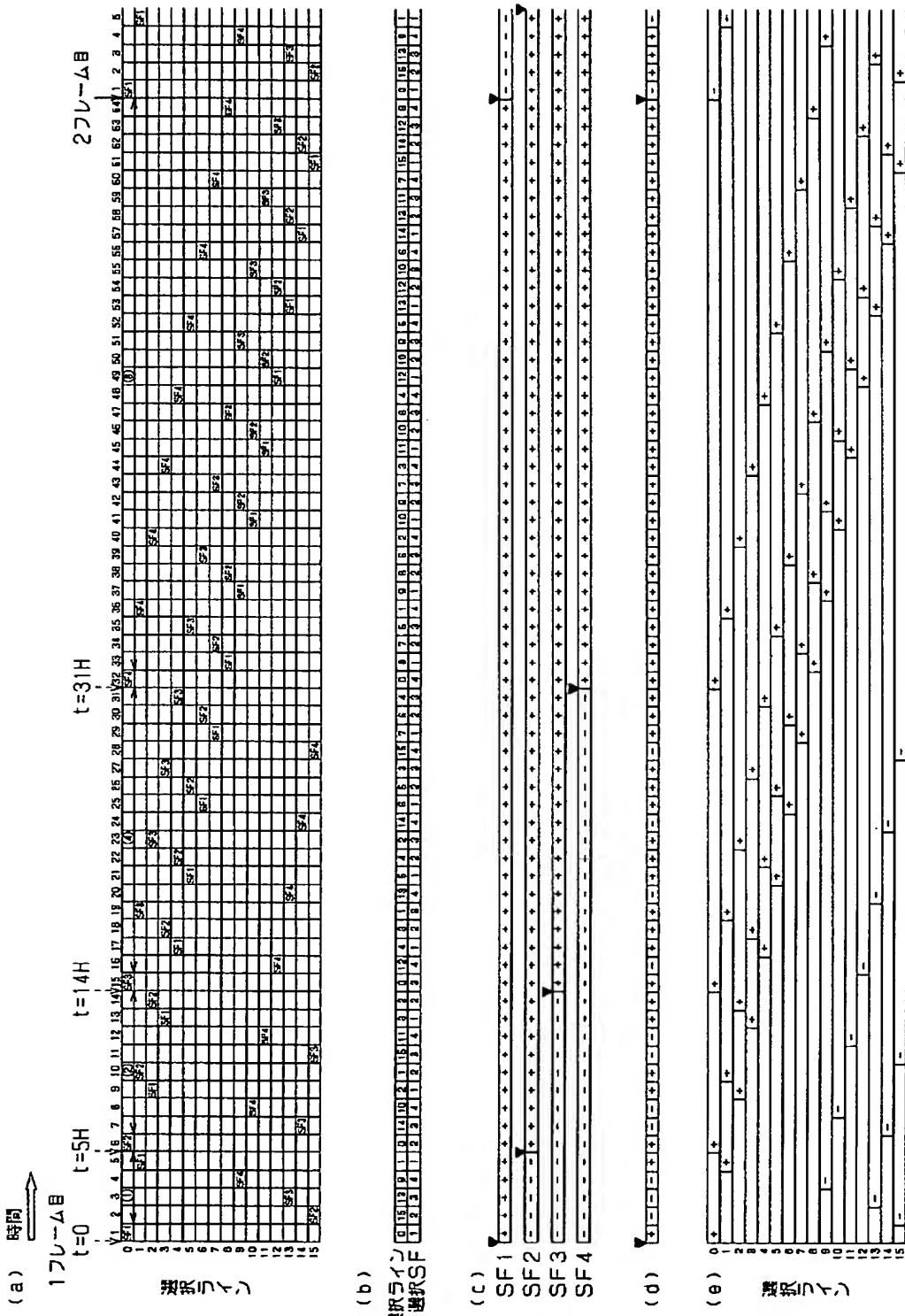
【図7】



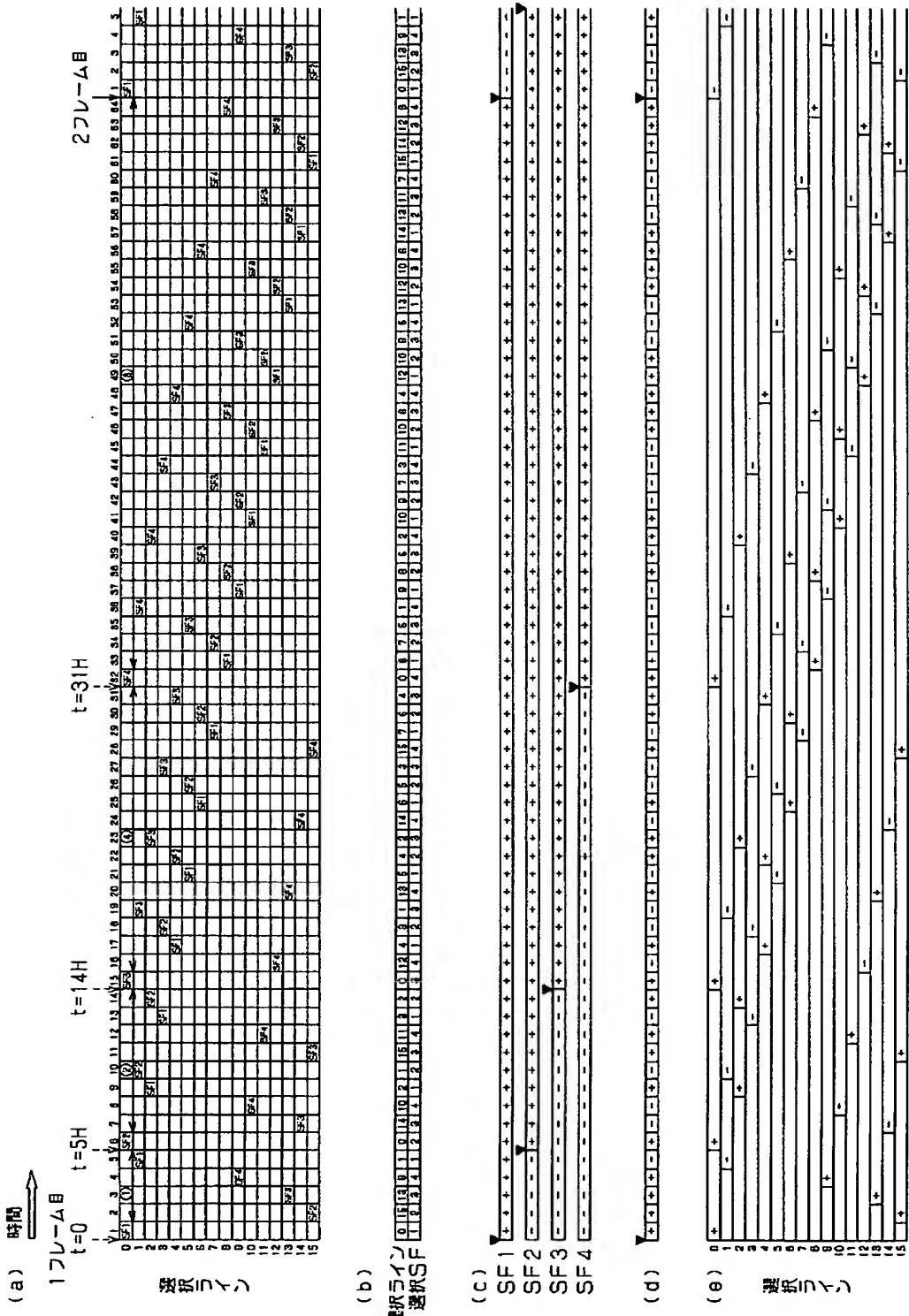
[図 9]



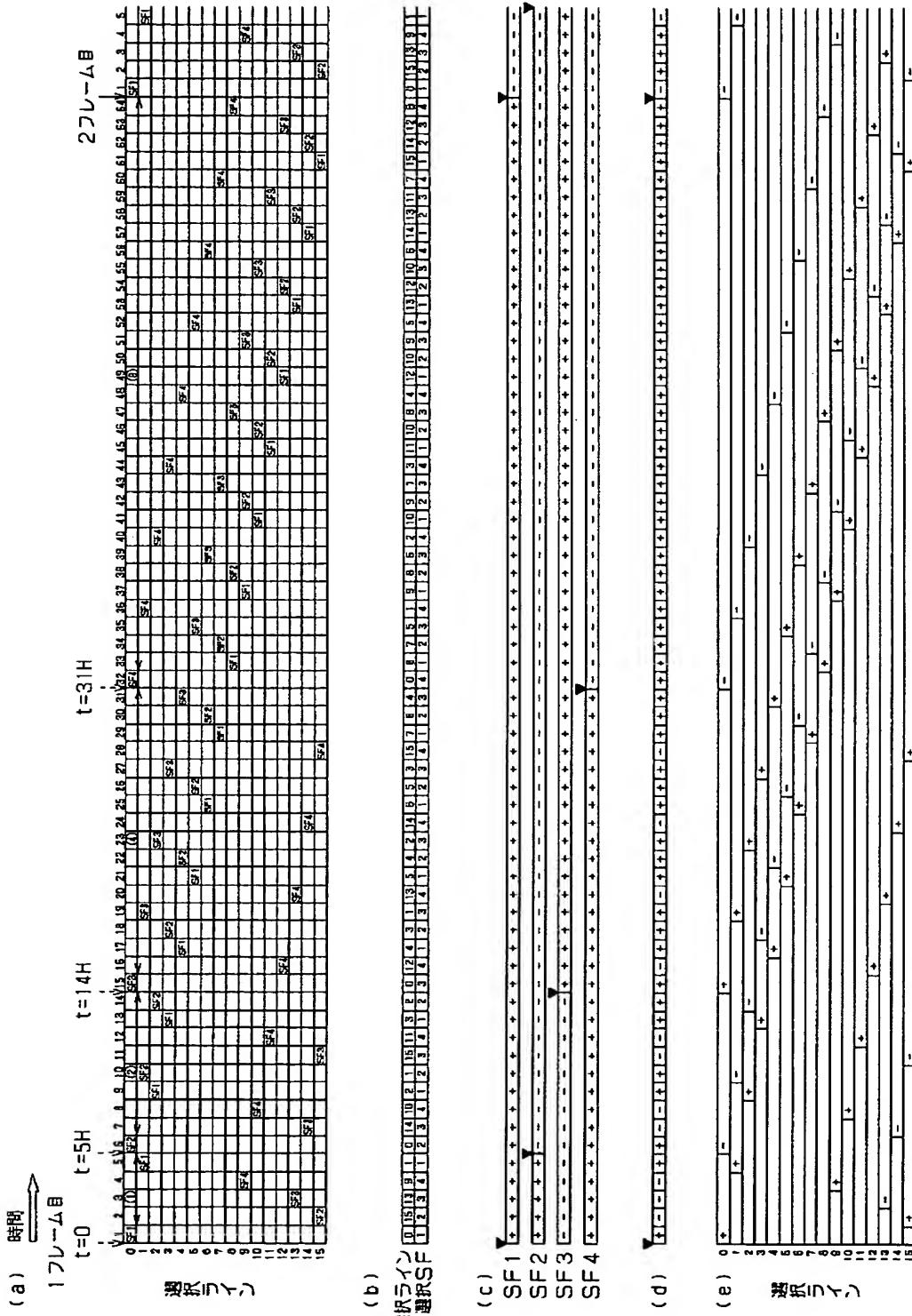
【図10】



【図 1.1】



【図 1.2】



フロントページの続き

(51) Int. Cl. 7
G 09 G 3/20

識別記号
6 4 1

F I
G 09 G 3/20

テーマコード (参考)
6 4 1 K

F ターム (参考) 2H093 NA16 NA31 NA33 NA41 NA43
NA47 NA51 NC07 NC22 NC23
NC26 ND10 ND50
5C006 AA14 AA16 AA17 AC27 AC28
AF44 BB16 FA23
5C080 AA10 BB05 DD06 EE29 FF11
JJ02 JJ04